

基于 FPGA 的合成孔径超声成像波束合成设计

王东亚¹, 于成龙², 彭虎^{1,2}

(1. 中国科学技术大学电子科学与技术系, 安徽合肥 230027; 2. 合肥工业大学医学工程学院, 安徽合肥 230009)

摘要:合成孔径超声成像,因其可以利用少量超声传感器得到高分辨率及高对比度超声图像而成为现代数字医学超声成像常采用的方法.传统合成孔径方法的复杂性限制了实时成像系统的成像速度.对比传统的定制目标区域及非均匀采样的成像方法,利用高速数字电路设计出了应用于多阵元合成孔径超声成像系统的均匀采样波束合成算法,并利用现场可编程门阵列(FPGA)技术进行硬件实现.使用 Altera 公司的 Cyclone II 系列 EP2C8Q208C8 芯片,利用同步动态随机存储器(SDRAM)存储回波数据,数据经延时叠加及加权处理后通过 USB 送入 PC 端成像.系统测试结果表明:采用流水线结构及并行数字电路,FPGA 可以在高速时钟下完成合成孔径超声成像的波束合成算法,结果精确高效,可以运用于实时成像系统.

关键词:超声成像;波束形成;延时叠加;FPGA

中图分类号:R318.6 **文献标识码:**A doi:10.3969/j.issn.0253-2778.2014.02.010

引用格式: Wang Dongya, Yu Chenglong, Peng Hu. A synthetic aperture beam-former for ultrasound imaging based on FPGA[J]. Journal of University of Science and Technology of China, 2014,44(2):147-152.

王东亚,于成龙,彭虎.基于FPGA的合成孔径超声成像波束合成设计[J].中国科学技术大学学报,2014,44(2):147-152.

A synthetic aperture beam-former for ultrasound imaging based on FPGA

WANG Dongya¹, YU Chenglong², PENG Hu^{1,2}

(1. Department of Electronic Science and Technology, University of Science and Technology of China, Hefei 230027, China;
2. School of Medical Engineering, Hefei University of Technology, Hefei 230009, China)

Abstract: Synthetic aperture ultrasound imaging is often used in modern digital medical ultrasound imaging for its high-resolution and high-contrast images with a small number of transducers. But the traditional synthetic aperture method is very complex and limited in real-time imaging. Contrast to the non-uniformly sampling data imaging from customized target area, a beam-forming algorithm of the uniformly sampling system applied to a multi-element synthetic aperture ultrasound imaging system using a high speed digital circuit was designed and implemented in a hardware circuit based on field programmable gate array (FPGA). The system was composed of one FPGA EP2C8Q208C8 of Cyclone II series from Altera corporation and one synchronous dynamic random access memory (SDRAM) chip to store echo data, which were delay superimposed and weighted and sent to PC via USB. With the pipeline architecture and the

收稿日期:2013-03-11;修回日期:2013-05-10

基金项目:国家自然科学基金(60871087,61172037),国家重大科学仪器设备开发专项(2012YQ200224,2013YQ20060708)资助.

作者简介:王东亚,男,1990年生,硕士生.研究方向:生物医学工程. E-mail:mwkea@mail.ustc.edu.cn

通讯作者:彭虎,博士/教授. E-mail:hpeng@ustc.edu.cn

parallel nature of FPGA, the beam-forming algorithm was implemented. The test results demonstrate that the system is accurate and effective and can be applied to real-time ultrasound imaging.

Key words: ultrasound imaging; beam-former; delay superimpose; field programmable gate array (FPGA)

0 引言

合成孔径超声成像^[1]是现代数字超声诊断常用的超声成像算法,其采用了合成孔径的思想,利用多次发射超声信号及接收回波信号从而得到目标成像区域的一幅图像,降低了通道数量,并大大提高了成像分辨率和对比度.延时叠加波的束形成是合成孔径成像中的关键部分,包含了发射延时聚焦及接收延时聚焦.传统的延时叠加方式是对目标成像区域的所有成像点发射聚焦,再对回波数据进行接收聚焦,需要进行大量的发射与接收,同时需要处理大量的计算,这在实际情况很难实现,所以常将接收的回波数据在计算机终端处理成像.目前,国外多采用合成孔径方法来实现实时超声成像^[2-3].国外已经在超声成像系统中添加现场可编程门阵列(field programmable gate array, FPGA)作为核心器件,多用于数据采集及插值处理^[4],以减少对回波数据的存储量.有的研究在 FPGA 内部进行非均匀延时聚焦^[5],不过系统十分复杂,计算实时性较差,不利于实际应用.国内也开始利用 FPGA 做波束合成,采用了非均匀采样延时叠加方法,控制 A/D 采用的延时精度^[6],与国外研究类似.这些方法利用 FPGA 数字电路精确控制延时,实现延时叠加,这对延时精度有很高的要求,限制了实际成像的速率.本文在多阵元合成孔径成像的基础上,对延时叠加波束的形成进行了一定的简化,能够方便地利用 FPGA 技术实现波束形成算法,通过在 FPGA 内部设计流水线计算延时值,灵活方便,充分利用数字电路系统的灵活性.本文中考虑到系统的灵活可控,在对接收回波数据进行波束合成时,采用了 A/D 均匀采样方法^[7],利用 FPGA 内部延时叠加算法,对统一采样的数据进行处理得到聚焦波束,因此不需要考虑接收聚焦时的 A/D 延时精度问题,仅需要提供足够的 RAM 存储采样数据,这能够实现对一次发射采集的数据按照需要处理得到不同目标区域不同精度的图像数据,同时可以作为高帧率实时超声成像方案.

1 多阵元合成孔径成像方法

1.1 多阵元合成孔径成像原理

多阵元合成孔径聚焦(M-SAF)成像系统在发射波形时由几个阵元同时进行延迟发射,对应也有几个阵元同时进行延迟接收,一般发射与接收阵元数目相同,称为一组阵元,或叫做子孔径.

多阵元合成孔径聚焦表示为

$$S_{\text{MSAF}}(r, \theta) = \sum_{k=0}^{N-L+1} \sum_{i=0}^{L-1} S_{i,k} \left(t - \frac{2r}{c} - \tau_k - \tau_{i,k} \right) \quad (1)$$

式中, $S_{i,k}(t)$ 表示第 k 个子孔径发射、第 i 个阵元接收的回波信号; N 表示阵元总数; r/c 表示超声波从场点到传感器阵列坐标原点的传播时间; τ_k 表示第 k 个子孔径发射时的延迟时间; $\tau_{i,k}$ 表示第 k 个子孔径接收时,子孔径中第 i 个阵元的接收延迟时间.

如图 1 所示,共 N 个阵元,设子孔径大小为 L ,子孔径个数 $K = N - L + 1$.以 N 个阵元中心为原点,则第 k 个子孔径的中心位置是

$$x'_k = \left[k + \frac{L-N}{2} d \right] \quad (2)$$

发射延迟时间为

$$\tau_k = \frac{x'_k \sin \theta}{c} = \frac{\left[k + \frac{L-N}{2} \right] \sin \theta}{c} \quad (3)$$

接收延迟时间为

$$\tau_{i,k} = \frac{x_{i,k} \sin \theta}{c} = \frac{\left[k + i - \frac{N-1}{2} \right] d \sin \theta}{c} \quad (4)$$

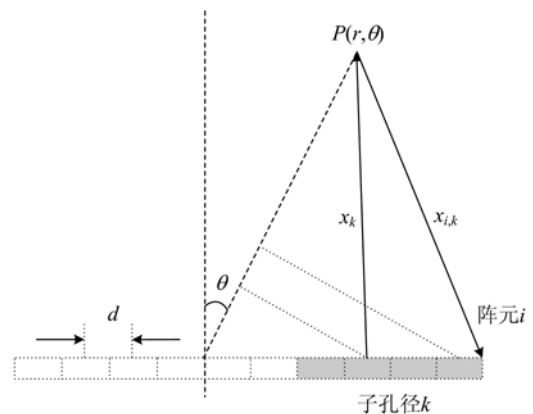


图 1 多阵元合成孔径波束聚焦

Fig. 1 Multi-element synthetic aperture beam focus

通过式(3)和式(4),可以计算出每个探头的聚焦深度区域的发射延时数据和接收延时数据.

1.2 接收聚焦实现

利用 field II 工具^[8]仿真得到数据集,选取了 256 个 8 阵元子孔径发射接收,每次对接收回波进行 A/D 采样得到 1 024 个 16 bit 数据.共 256 * 8 * 1 024 * 16 bit 数据,对此数据集进行延时叠加实现接收聚焦.相关参数选取:声速 1 540 m/s,从发射到每个阵元开始接收延时 offset 为 38.9 μs,A/D 采样频率 20 MHz,阵元中心间距 0.23 mm,成像区间深度截取了 25 mm 到 55 mm 之间,设置了 3 个散射点.

如图 2 所示,对于 8 阵元的子孔径,在发射聚焦时,实际发射聚焦点为子孔径垂直中心区域,所以在接收时针对垂直中心的细小区域进行接收聚焦.由于发射波束的选取,8 阵元实际聚焦区域为中心探头垂直区域的一条直线.子孔径的移动实现了整个成像区域的聚焦成像.要对 z₁ 到 z₂ 之间的直线区间实现接收聚焦,选取实际成像点间隔为 0.22 mm,先计算 z₁ 与 z₂ 间有多少个成像点,然后计算出每个成像点 z 与每个阵元 n 的距离 d_{n,z}.每个阵元对于每个聚焦点的接收延时时间可以计算:

$$\tau_{n,z} = \frac{d_{n,z} + z}{c} \quad (5)$$

那么其对应的 A/D 采样深度内的延时查找值为

$$D = (\tau_{n,z} - \text{offset}) * f_s \quad (6)$$

式中,offset 是从发射到子孔径开始同时接收的延迟时间;f_s 是 A/D 采样频率.通过图 2 可以看出,8 个阵元以聚焦线为轴对称.所以只需要计算出上半部的 4 个阵元对应的延时值即可,再通过式(5)和式(6)计算出延时值.延时值对应着阵元 n 接收成像点 z 点反射的回波数据在 A/D 采样的 1 024 个数据里面的偏移位置,8 个阵元均查找到各自的偏移值之后乘上加权数据后累加即得到了 z 点的成像数据.

2 系统实现

2.1 系统电路设计

基于 FPGA 系统实现合成孔径聚焦成像,需根据式(5)和式(6)计算出延时数据,存储在 FPGA 内部的 RAM,通过 FPGA 的控制,在接收回波时进行接收聚焦.对于超声成像系统,实现方式一般是在数字波束送入 D/A 时进行延时控制,A/D 采集回波时进行延时控制,多阵元合成孔径超声成像系统如

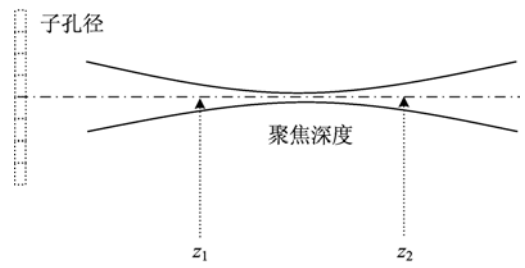


图 2 8 阵元声束聚焦

Fig. 2 Eight elements beam focus

图 3 所示.在 FPGA 内部需要实现不同的驱动控制及数据处理算法,实现波束形成.USB 作为通信方式,可以实现与 PC 的交互.对于发射聚焦一点而接收聚焦多点的成像系统,其发射聚焦容易实现,而且不需要做很多变化,关键在于回波数据的采集,因为不同的深度及成像区间需要采样不同的数据,采样间隔及采样的长度都会有变化.本系统则在子孔径接收波束时不选择延时 A/D 采样,而是均同时采取数据,然后在 FPGA 内部实现延时叠加算法,查找每个 A/D 采样数据区内的延时对应的值,作为子孔径延时采样的数据,进而实现接收聚焦.这样只需要改变算法的参数就能实现不同需求的成像,且成像方式简单.

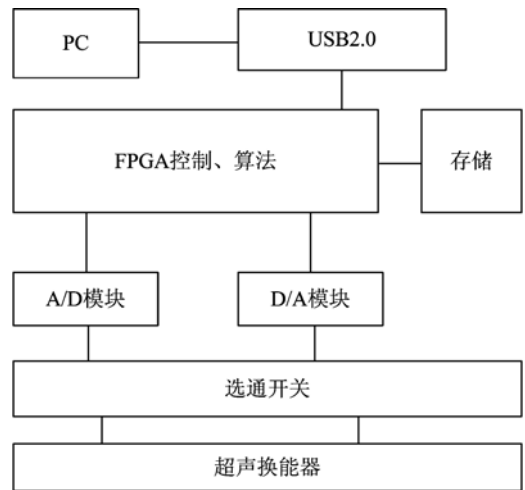


图 3 多阵元合成孔径成像系统

Fig. 3 Multi-element synthetic aperture imaging system

本系统中,利用 Field II 仿真工具得到了发射聚焦后的接收回波数据,这些数据需要存储在 FPGA 的 RAM,考虑到 FPGA 内部存储资源有限及本系统仅验证算法的有效性,选择了片外 SDRAM,同时利用一款 USB2.0 控制芯片来实现与 PC 数据通信.FPGA 芯片选取了 Altera 公司的

Cyclone II 系列的 EP2C8Q208C8, USB2.0 控制芯片选取了 Cypress 的 CY7C68013A, 板上存储芯片选取了 Samsung 的 K4S561632H-UC60, 其含有 $16\text{ M} \times 16\text{ bit}$ 的存储空间, 最高时钟速率可达到 166 MHz.

2.2 FPGA 逻辑设计^[9-10]

围绕着硬件电路, 主要设计了以下逻辑模块: 通信及存储模块, 包括 USB 读写和 SDRAM 读写控制及 FIFO 缓存, 延时值计算及延时叠加算法模块.

2.2.1 通信及存储模块

USB 读写接口, 通过对 USB 控制芯片的固件编程^[11], 选取 USB 传输模式为同步传输模式, 由 USB 控制芯片提供同步时钟给 FPGA. 通过设计读写状态机实现数据的快速传输, A/D 转换的回波数据或 PC 发送的仿真回波数据经 USB 送入 FPGA 的缓冲 FIFO, 之后送入 SDRAM 以地址递增的顺序存储. SDRAM 读写控制模块分为如下几个子模块: 命令控制模块、启动到读写状态转换模块、地址产生模块及读写请求产生模块, 数据缓冲模块是为 SDRAM 数据与 FPGA 数据、USB 数据与 FPGA 数据跨时钟读写而设计, 供数据读写缓冲.

2.2.2 延时值计算

本系统设计的一个目的是为了在 FPGA 内部通过直接计算得到延时值, 而非将计算好的延时值存储在 FPGA 的 RAM 中供查找, 这样提高成像的灵活性, 便于在改变发射聚焦参数后使接收聚焦也做出相应变动. 根据上面的式(6)计算延时数据. 在 FPGA 内部实现计算, 需要简化计算方法, 设计出高效的流水线. 于是可以将式(6)变换为

$$D = \left[\frac{d_{m,z} + z}{c} - \text{offset} \right] * f_s = (d_{m,z} + z) * \frac{f_s}{c} - \text{offset} * f_s \quad (7)$$

因为 offset 和 f_s 都是常数, 超声参数选定后, 仅计算式(7)的第一项即可. z 是接收聚焦成像点的深度, $z = z_1 + d * n$, z_1 为起始点深度, d 是成像点轴向间隔距离. 所以针对不同的深度, 只需要改变计数 n 的大小即可计算出目标成像点的延时值. $d_{m,z}$ 是存储在 FPGA 内部的 ROM 中. 可见计算一个阵元接收一个成像点的延时值需要两个加法器、两个乘法器. 在计算中, 所有浮点数据量化为 32 位或 16 位二进制数据, 再对计算结果截取有效值. 计算一条聚焦线的成像点的延时值的流程如图 4 所示. 在 FPGA

内部调用了 4 个图 4 所示的延时计算模块并行计算延时值, 分别对应了子孔径中一侧的 4 个阵元. 图 4 所示的延时值计算模块采用了流水线, 为下面的延时叠加算法提供延时值. 计算得到的延时值存储在 RAM 中, 供后续查找读取, 计算过程如图 4 所示.

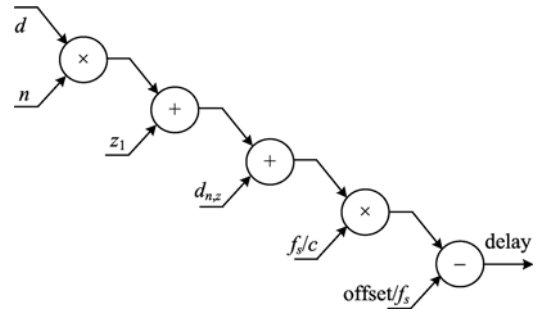


图 4 延时 delay 值计算流水线

Fig. 4 Delay calculation pipeline

2.2.3 延时叠加流水线设计

延时叠加流水线如图 5 所示, $D1 \sim D8$ 分别为计算出的阵元 1 到 8 与成像点的查找延迟数据, 经过地址映射变为对应内存地址, 然后从 SDRAM 查找对应地址存储的值即是所需要的回波数据 $\text{Data1} \sim \text{Data8}$, 分别乘上对应的加权系数 weight 得到 $\text{DW1} \sim \text{DW8}$, 依次累加存储在寄存器中, 8 个值累加存储到寄存器 R7, 沿着一条聚焦线完成所有成像点的延时叠加. 之后, 子孔径位置位移一个阵元单位. $D1 \sim D8$ 为 16 bit, SDRAM 的地址为 bank 地址, 行地址, 列地址, 共 24 bit, 由计数器及移位寄存器将 16 bit 延时值转换为 SDRAM 地址, 然后读取数据得到 $\text{Data1} \sim \text{Data8}$. R7 数据送入 FIFO 缓存供 USB 写入.

3 结果分析

(I) 对延时叠加算法的仿真结果: 利用 Quartus II 环境编写了延时叠加算法的实现, 将 8 路通道的延时值并行计算, 然后查找存储的回波数据, 乘上各个通道的加权值(此处均简化为 2)后累加. 图 6 所示为验证延时叠加的算法的时序仿真, $\text{data1} \sim \text{data8}$ 为延时值对应的 8 路通道 A/D 采样的值, buffer_d 即为合成数据. 时序结果得到的数据与计算机计算数据对比完全一致, 验证了算法的有效性.

(II) 在 Field II 模型参数设置的时候, 采用图 7 的原型, 超声辐射场内存在 3 个散射点 A, B, C, 合成孔径传感器发射和接收会对场内成像, 成像区域

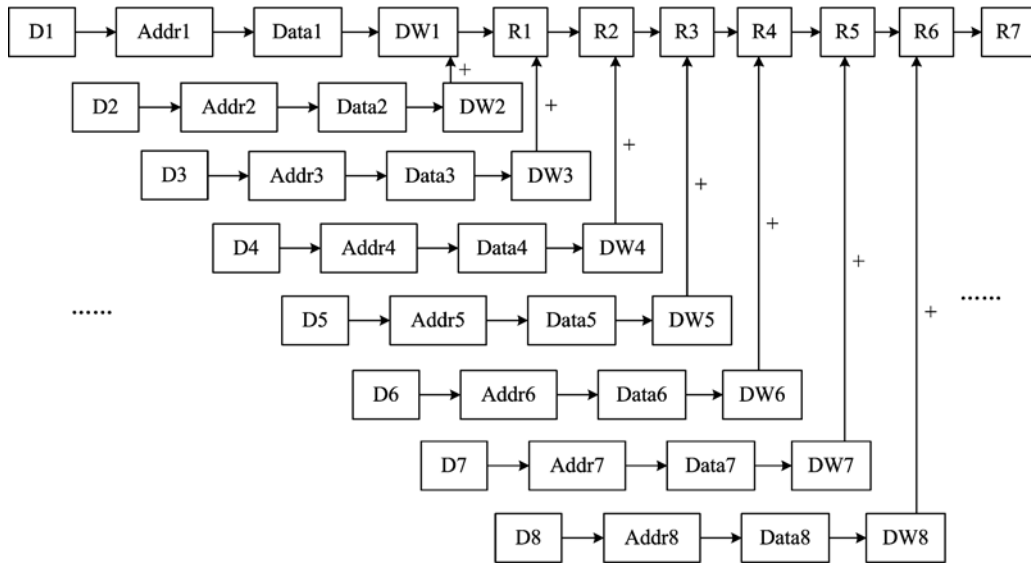


图 5 延时叠加流水线

Fig. 5 Delay superimposition pipeline

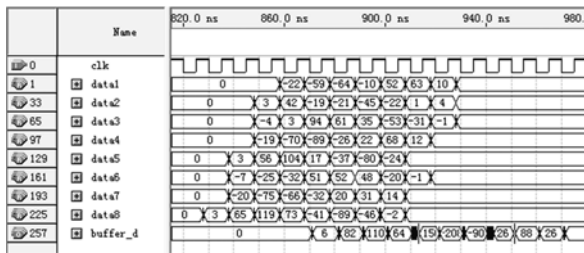


图 6 延时叠加时序仿真

Fig. 6 Timing simulation of delay superimposition

选取了 25~55 mm 区间,可知 3 个散射点均在区域内,FPGA 按照图 5 的流水线进行均匀采样延时叠加波束合成,最后得到了经过接收聚焦和幅度变迹后的图像数据,在计算机端显示的图像如图 8(b)所示.图 8(a)是 Field II 仿真数据原型经计算机处理得到的图像,在参数选取的时候没有设置发射聚焦,所以图 8(a)中 3 个散射点处的横向分辨率低,但是不影响接收聚焦.观察 FPGA 处理得到的图 8(b),在 30,40 和 50 mm 处均有亮纹,即 3 个散射物体,说明实现了接收聚焦,同时采用幅度变迹突出了聚焦中心的主瓣,散射点中心位置的轴向分辨率有提高.

(III) 延时叠加流水线效率:超声成像的帧率与成像的深度和数据采集及处理的速度有关.本文设计的流水线保证了子孔径接收聚焦的处理速度能够满足要求.实际仿真区间成像点数有 256 × 136,即一条聚焦线计算 136 个成像点,FPGA 在 100 MHz 主频下完成聚焦只需 1.36 μs,一幅图像只需 0.35 ms.同样的数据在计算机中处理时则无法遵照流水

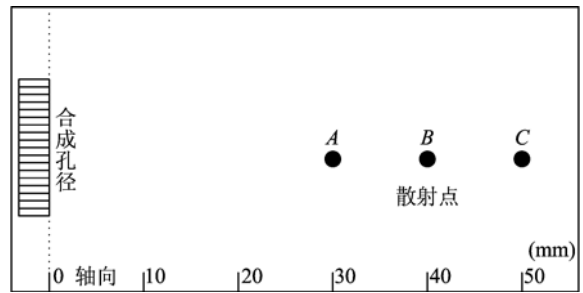


图 7 Field II 成像原型

Fig. 7 Field II imaging module

线完成,每实现一个点聚焦都需要按顺序完成乘加运算,耗时较大,实际利用 2.9 GHz 的 CPU,单线程情况下耗时 12 ms.而使用 FPGA 流水线,即使成像深度扩展到 200 mm,一条聚焦线成像点数扩大 10 倍,也只需要 3.5 ms,满足高帧率的处理要求.

4 结论

本文设计的系统实现了一种波束合成方案,从结果中可以看到,在 FPGA 内部即可实现回波数据的延时叠加,减少了对非均匀 A/D 采样做精确延时处理,这可以应用于实时合成孔径超声成像系统.在实时合成孔径超声成像系统中,片外 SDRAM 会大大降低数据的处理速度.随着 FPGA 技术的发展,综合考虑成本及效率后,可以选取内部 RAM 量大的 FPGA 芯片,将子孔径采集到的回波数据存储于 RAM 内.在多阵元合成孔径成像中,多路 A/D 采集阵元接收波束数据,然后缓存入 FPGA 内部建立

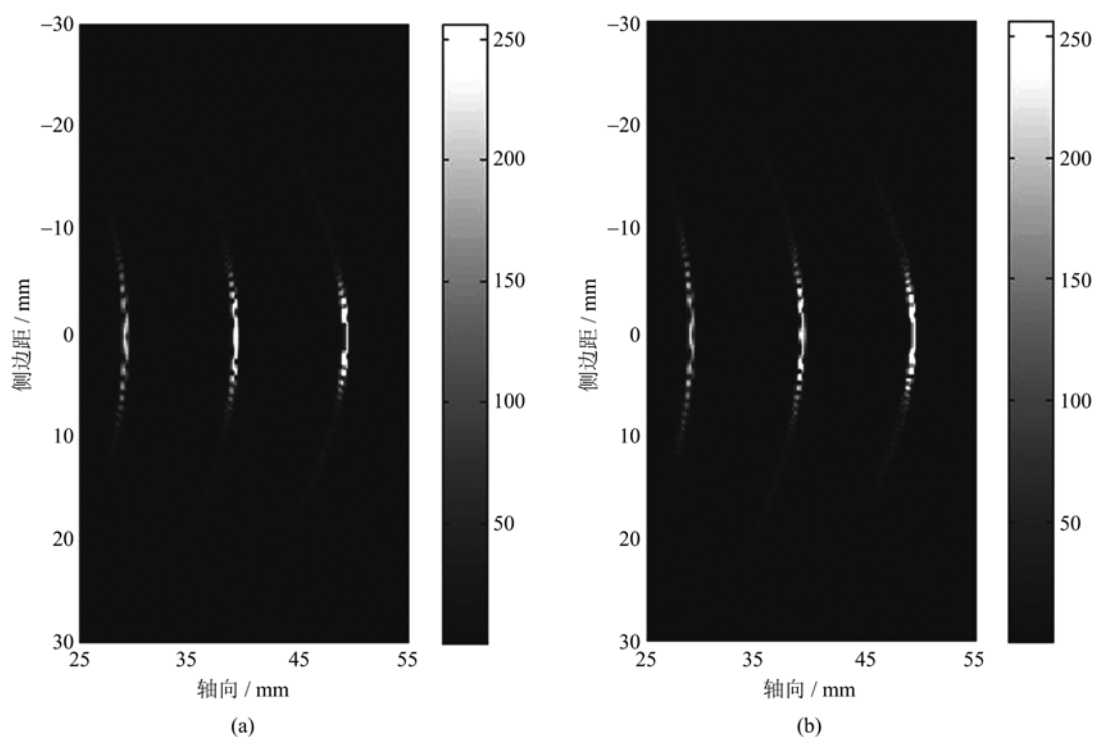


图 8 Field II 仿真数据成像(a)和延时叠加波束合成图像(b)

Fig. 8 Image from data simulated by Field II (a) and image from delay superimposed beam-former (b)

的双通道 RAM, 会大大加强数据处理的速度, 8 个阵元的延时值计算可以采用并行方式处理, 数据从 RAM 读取进行累加也采用并行方式. 所有成像点计算采用流水线设计, 理论上需要的最大时钟个数仅仅是成像点的数目. 如果采用单口 RAM, 同样可以利用乒乓操作读写, 然后并行处理, 但是需要更多的 RAM 空间. 本论文下一步的工作是将算法封装为 IP(算法软核), 依据通道数目 N 并行调用 IP 来并行处理数据, 预计计算的效率将提高 N 倍, 能够应用于高速实时成像系统.

参考文献(References)

- [1] 彭虎. 超声成像算法导论[M]. 合肥:中国科学技术大学出版社,2008.
- [2] Lockwood G R, Talman J R, Brunke S S. Real-time 3-D ultrasound imaging using sparse synthetic aperture beamforming[J]. IEEE Transactions on Ultrasonics, Ferroelectrics and Frequency Control, 1998, 45(4): 980-988.
- [3] Stuart M B, Jensen J A. An architecture and implementation of real-time synthetic aperture compounding with SARUS[C]// IEEE International Ultrasonics Symposium, Orlando, USA: IEEE Press, 2011: 1 044-1 047.
- [4] Soto-Cajiga J A, Pedraza-Ortega J C, Rubio-Gonzalez C, et al. FPGA-based architecture for real-time data reduction of ultrasound signals[J]. Ultrasonics, 2012, 52(2): 230-237.
- [5] Park J H, Yoon C, Chang J H, et al. A real-time synthetic aperture beamformer for medical ultrasound imaging [C]// IEEE International Ultrasonics Symposium. San Diego, USA: IEEE Press, 2010: 1 992-1 995.
- [6] Qi Yan, Tan Guanzheng, Fan Bishuang. Design of FPGA-based digital beamformer in medical ultrasound imaging[J]. 2010, 18(4): 896-899.
齐雁, 谭冠政, 范必双. 基于 FPGA 的医学超声成像数字波束合成器设计[J]. 计算机测量与控制, 2010, 18(4): 896-899.
- [7] 史兴. FPGA 技术在全数字化超声诊断仪中的应用研究[D]. 武汉:华中科技大学, 2005.
- [8] Jensen J A. FIELD: A program for simulating ultrasound systems [J]. Medical and Biological Engineering and Computing, 1996, 34(S1): 351-352.
- [9] Palnitkar S. Verilog HDL 数字设计与综合[M]. 夏宇闻, 胡燕祥, 刁岚松, 译. 北京:电子工业出版社, 2004.
- [10] Ciletti M D. Verilog HDL 高级数字设计[M]. 张雅琦, 李镛, 译. 北京:电子工业出版社, 2005.
- [11] 薛园园. USB 应用开发技术大全[M]. 北京:人民邮电出版社, 2007.